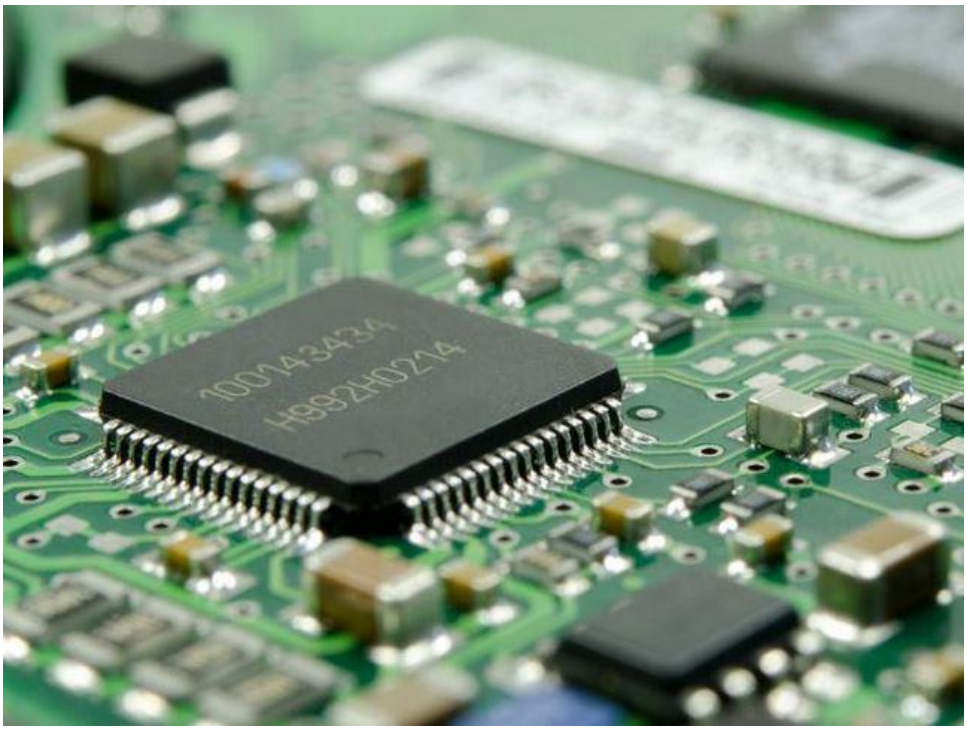
جامعة الحمدانية
كلية التربية

Lecture 13

Computer Architecture



Prepared By :

Firas Abdulrahman Yosif

Set associative Cache Mapping (part1)

• Set associative cache mapping is a combination of direct mapped cache and associative cache memory.

• An N-way set-associative cache mapping is like direct mapped cache in that a memory reference maps to a particular location in cache.

• Unlike direct mapped cache, the location is a set of several cache blocks, similar to the associative cache.

Instead of mapping anywhere in the cache, a memory reference can map only to a (sub)set of cache slots. The (sub)set is determined with modulus arithmetic.

تعتبر تقنية الـ Set Associative Cache Mapping احد انواع الرئيسية للـ cache mapping وتسمى مجموعة التخطيط المترابط والتي تنص على ان الـ Block القادم من الـ main memory يعمل له (mapping) انزال في Set, واحدة فقط محدد داخل الـ cache memory وحسب قانون ثابت يحسب من خلاله الـ Set الذي ينزل بداخله الـ block القادم من الـ main memory وهذه تمثل طريقة الـ (Direct mapping) ثم بعد ذلك الـ block ينزل في اي slot بدون قيد او شرط وهذه تمثل طريقة (Associative mapping) . في الشكل (1) لاحظ ان الـ block القادم من الـ main memory ينزل في Set محدد ولكن ممكن ان ينزل في اي block داخل الـ Set في الـ cache .

The number of cache blocks per set varies according to overall system design. Example: Set-Associative Cache – A 2-way set associative cache can be conceptualized as shown in fig (2). – Each set contains two different memory blocks.

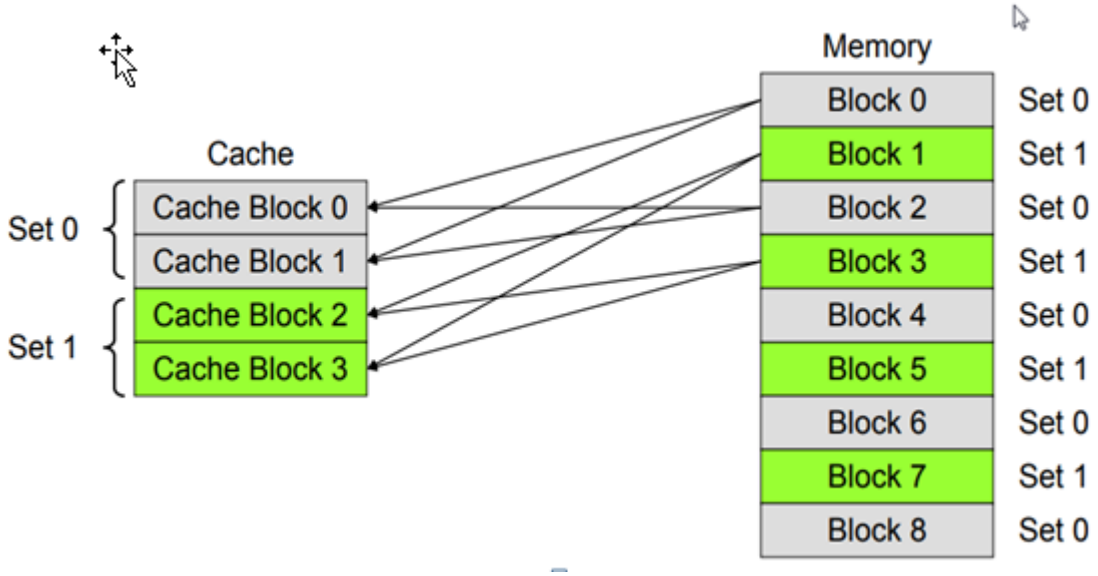


Fig.(1) Set Associative Cache Mapping Technique

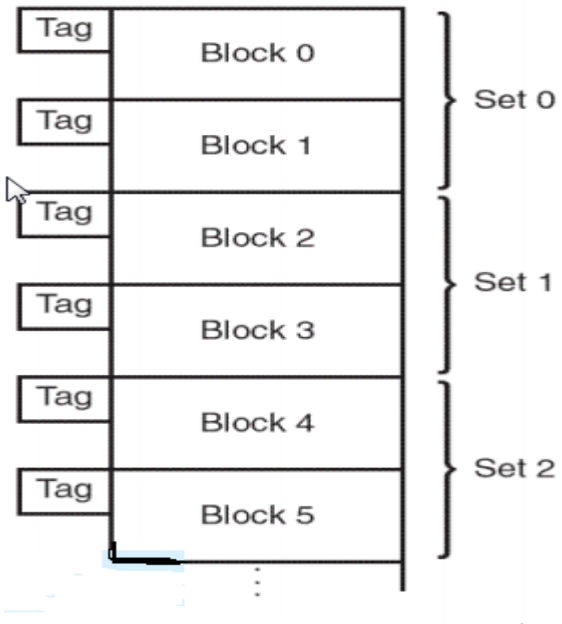


Fig.(2) 2- Way Set Associative Cache Mapping

في الشكل (3) نلاحظ عملية المقارنة في الـ set associative cache mapping تتم بين الـ Tag الخاص بالعنوان القادم من الـ main memory وبين جميع الـ Tags الموجودة داخل عناوين الـ cache lines فأذا اصبح تطابق بين العنوانين فعندئذ ينزل مثلا الـ block0 في Set0 المحدد والذي يتم حسابه عن طريق القانون ومن ثم يدخل في اي slot غير محدد داخل الـ cache .

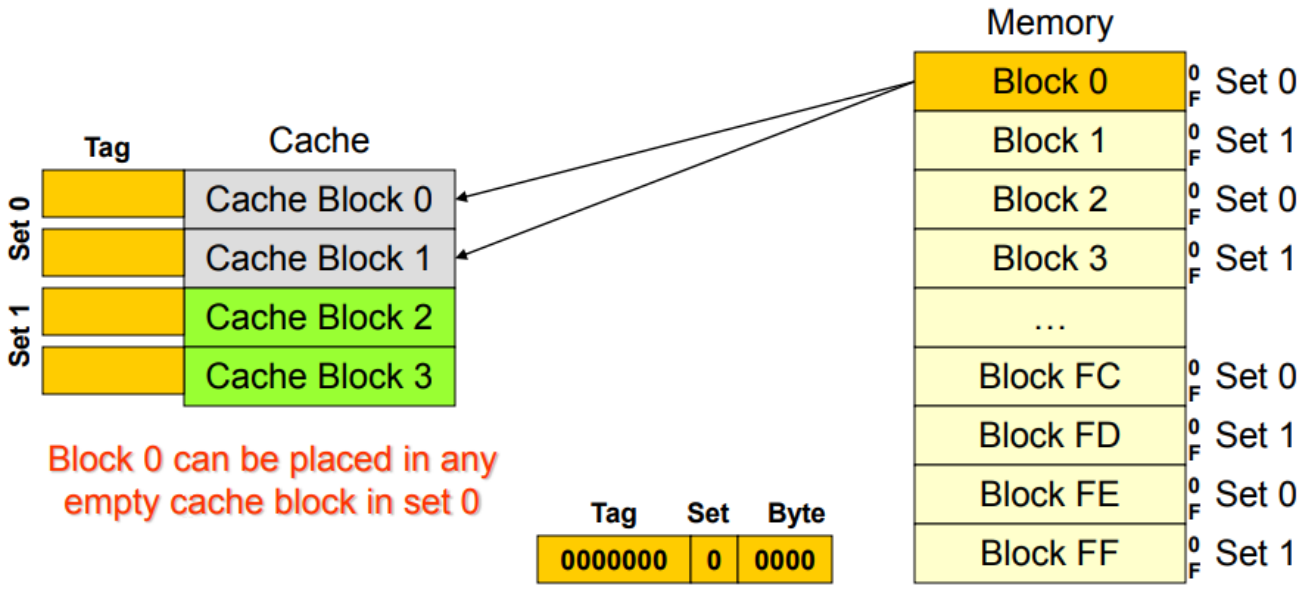


Fig.(3) 2- Way Set Associative Cache Mapping with Main Memory

في الشكل (4) نلاحظ عملية المقارنة في الـ set associative cache mapping حيث تتم في البداية تحديد الـ set في الـ cache ثم بعد ذلك يحدد عنوان الموقع المطلوب في الـ cache عن طريق مقارنة بين الـ Tag الخاص بالعنوان memory address القادم من الـ processor وبين جميع الـ Tags الموجودة في الـ cache lines داخل الـ set المحدد مسبقا فأذا اصبح تطابق بين العنوانين فالعملية تسمى cache Hit اي ان المعلومة موجودة في الـ cache واذا لم يتم التطابق اي cache Miss يدمج الـ Tag مع الـ word ثم يرسل الى الـ main memory حيث يتم خزن المعلومة داخل عنوان في الذاكرة محدد من قبل الـ processor .

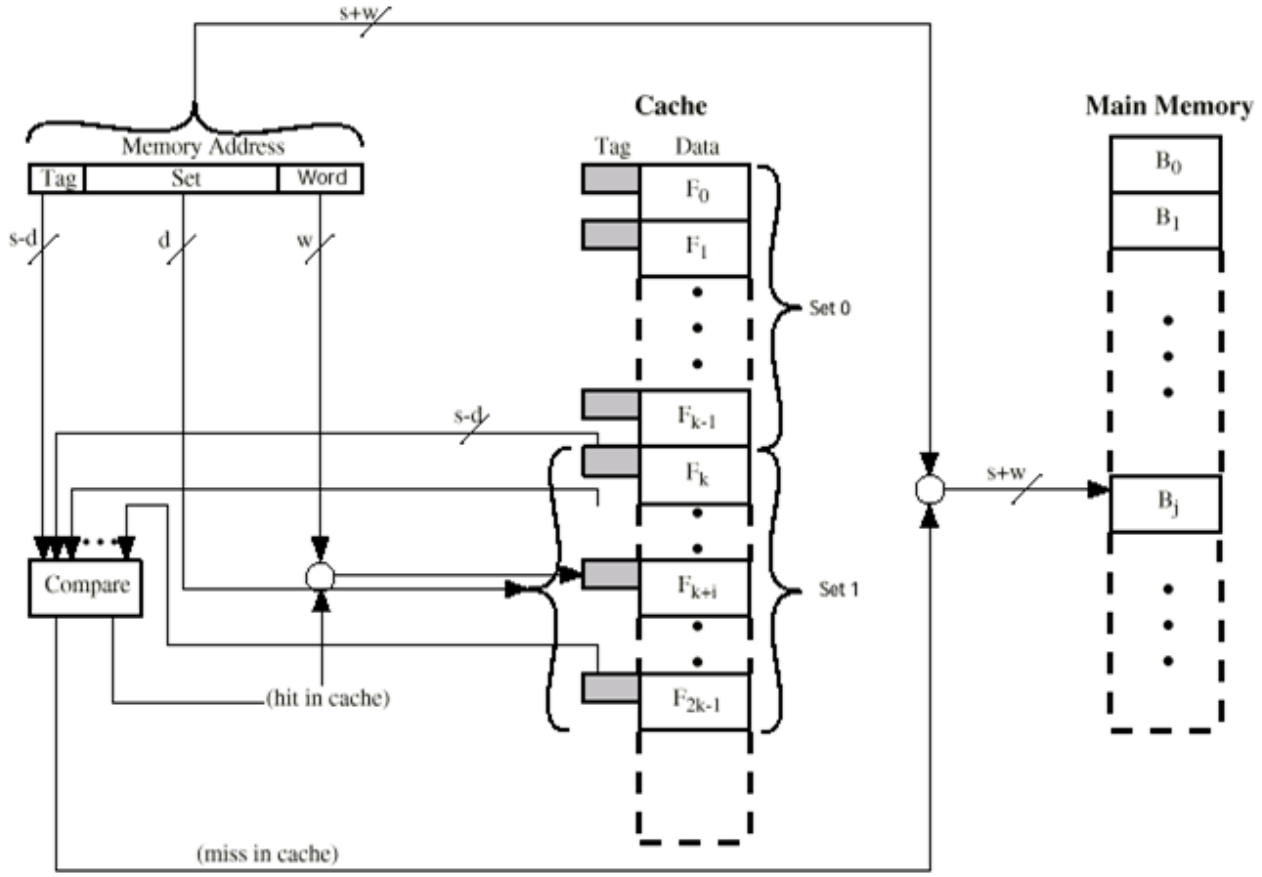
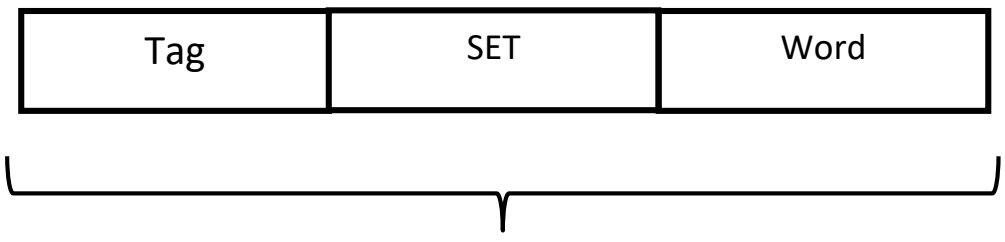


Fig.(4) Block Diagram of Set Associative Cache Mapping Operation

• A memory address in set associative mapping is divided into three fields: tag, set, and offset.



Main Memory Address in Set associative cache mapping

- The set field determines the set to which the memory block maps.
- The cache lines are grouped into sets.
- The number of lines in a set can vary from 2 to 16.

•في تقنية الـ Set associative cache mapping يتكون عنوان الذاكرة main memory address من ثلاثة اقسام :

1. الـ word الذي يحدد عنوان البايت المخزون داخل cache slot .
2. الـ Set الذي يتكون من عدد من الـ Slot
3. الـ Tag الذي يمثل عنوان الـ slot داخل الـ Cache .

نلاحظ من خلال تقسيم عنوان الـmain memory address بانه يوجد جزء الـ Set في العنوان وهذا يدل على ان هذه الطريقة تستخدم Set محدد داخل الـ cache لانزال البيانات القادمة من الـ main memory عن طريق الـ blocks في اي Slot داخل الـ set سوف يخزن .

❖ لايجاد رقم الـ set داخل الـ cache نطبق القانون التالي:

$$K = A \bmod I$$

حيث ان:K يمثل رقم الـ Set في الـ cache

A تمثل رقم الـ Block

I تمثل عدد الـ Set الكلي في الـ cache

❖ لايجاد عدد الـ slot الكلي في الـ cache نطبق القانون التالي:

$$C = I \times J$$

حيث ان: C تمثل عدد الـ Slot الكلي في الـ cache

I عدد الـ Set الكلي في الـ cache

J عدد الـ Slot في كل Set

❖ لايجاد عدد الـ Set الكلي داخل الـ cache نطبق القانون التالي:

$$\boldsymbol{no.of\ set\ in\ cache(I) = \frac{no.of\ slot\ in\ cache}{no.of\ slot\ in\ each\ set}}$$

Example(1) Assume no. of slot in cache = 128, no. of slot in each set = 2 and block size = 8, memory size= 64k, Find :

1. no. of bits in word.
2. no. of bits in set.
3. no. of bits in Tag
4. Explain main memory address in set associative mapping

Answer)

Memory size = 64Kb , memory size = 2^{16} , memory address = 16 bit

1. block size = 8 = 2^3

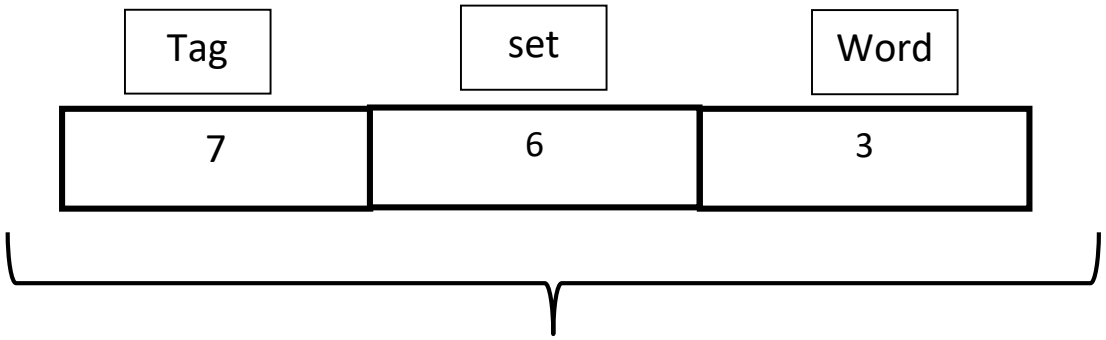
no. of bits in Word = 3

2. $\boldsymbol{no.of\ set\ in\ cache = \frac{no.of\ slot\ in\ cache}{no.of\ slot\ in\ each\ set}}$ = $2^7 / 2 = 2^6$

$no.of\ set\ in\ cache = 6$

3. no. of bits in Tag = 7

4. Main memory address in associative mapping:



Main Memory Address = 16bit

EX(2): In which set the block0 will be mapped if we using Set associative mapping, assume total set in cache = 64.

Answer)

K= A MOD I

K= 0 MOD 64

K=0 no. of set in cache memory

EX(3): In which set the block 2000 will be mapped if we using Set associative mapping, assume no. of slot in cache = 128 and no. of slot in each set = 2.

Answer)

$$\boldsymbol{no.of\ set\ in\ cache(I)} = \frac{\boldsymbol{no.of\ slot\ in\ cache}}{\boldsymbol{no.of\ slot\ in\ each\ set}}$$

No. of set in cache (I) = $2^7/\ 2 = 64$

K= A MOD I

K= 2000 MOD 64 $\longrightarrow$ K= 16 no. of set

- **Set Associative Cache Mapping Operation:**

الـ CPU يرسل عنوان الذاكرة (الى 16 bit cache memory) اذا كان حجم الذاكرة الرئيسية 64KB فتقوم الـ cache بتحديد الـ set المطلوبة عن طريق جزء الـ set الموجودة في عنوان الذاكرة بعد ذلك تقوم دائرة المقارنة comparison circuit داخل الـ cache بمقارنة جزء الـ Tag من العنوان القادم من الـ CPU مع الـ Tags الموجودة لاول Slot ضمن الـ set داخل الـ Cache حيث تبدأ عملية البحث عن العنوان فأذا حدث تطابق Cache Hit فيتم تحديد المعلومة المطلوبة عن طريق جزء الـ word الموجود في الـmemory address بأستخدام تقنية الـ set associative mapping حيث يتم بعد ذلك عملية الـ read او الـ write من قبل الـ processor . واذا لم يحدث تطابق اي Cache Miss فعندئذ سوف يقارن مع الـ slot الثاني ضمن نفس الـ set وهكذا يستمر واذا لم يجد العنوان تقوم الـ Cache بدمج جزء الـ set مع جزء الـ Tag الموجود في عنوان الـ memory address وارسال العنوان الى main memory التي تقوم بتحديد المعلومة المطلوبة عن طريق جزء الـ word وبعد ذلك يتم ارسال المعلومة الى الـ CPU مباشرة ومن ثم يتم استخدام جزء الـ Tag لنسخ وتحميل الـ Block الحاوي على المعلومة الى الـ Cache حيث يخزن بالـ slot المخصص له عن طريق الـ Tag وتحديد الـ set المناسب ثم تحدد موقع المعلومة عن طريق عنوان الـ word بأستخدام تقنية الـ Set associative mapping .

Advantages of Set associative mapping

- The Hite ratio is middle between associative mapping and direct mapping.
- A replacement algorithm must be used to determine which slot of cache to swap out.
- This type of mapping is efficient use in cache memory.
- The comparison technique between cache address and main address is middle between associative mapping and direct mapping.

Disadvantages of Set associative mapping

- In set associative mapping the cache speed is middle between direct mapping and associative mapping.
- Set Associative mapping is more expensive compared to Direct cache mapping and associative mapping.
- It is need complex circuitry examine all of the tags in the cache.