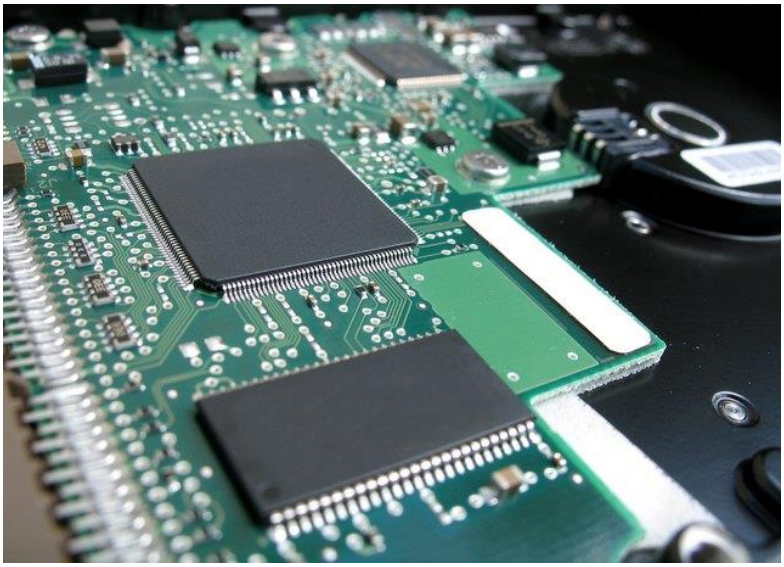
جامعة الحمدانية
كلية التربية

Lecture 6

Computer Architecture



Prepared By :

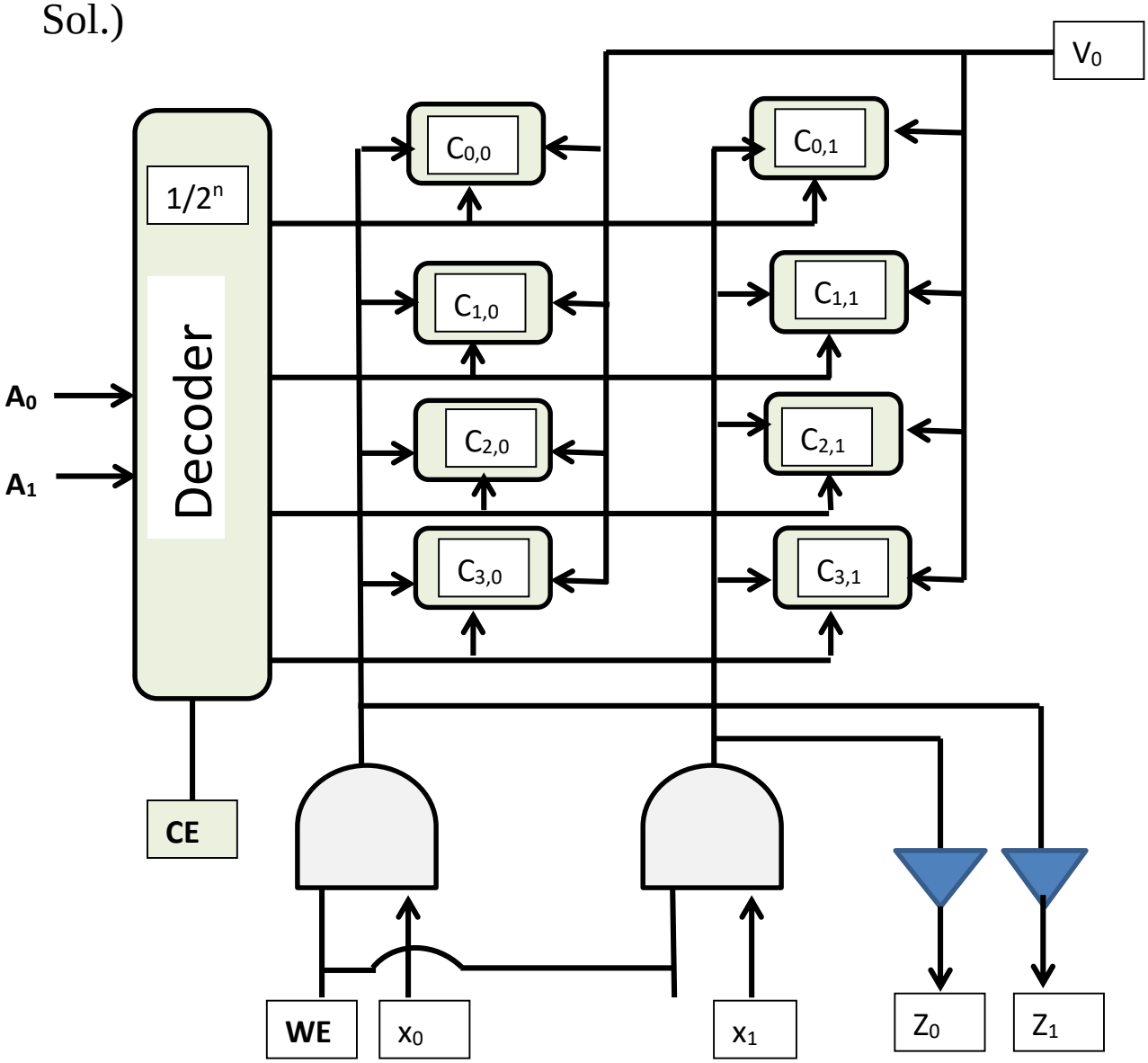
Firas Abdulrahman Yosif

RAM Design:

تتركب الـRAM من عدة خلايا خزن البيانات وعدد من الـ Decoders وعدد من البوابات gates , وكما موضح في المثال التالي:

EX1) Draw and explain the structure of a 4*2 bit RAM.

Sol.)



Internal Structure of a 4*2 bit RAM

الـ A_0 و A_1 تمثل خطوط العناوين Address bus.

الـ WE (Write enable) تمثل اشارة سيطرة قراءة او كتابة فأذا كانت عملية كتابة اي WE=1 واذا كانت عملية قراءة اي WE=0 .

الـ Z_0 و Z_1 تمثل اخراجات البيانات Data output .

والـ CE (chip enable) تمثل اشارة سيطرة (control signal) تستخدم في تفعيل الـ DECODER .

X_0 , X_1 تمثل ادخالات البيانات Data input .

تصمم الذاكرة باستخدام Integrate circuit (IC) اي شريحة الكترونية متكاملة وتتكون من مصفوفة ثنائية (two dimension array). حيث ممكن تصميم ذاكرة جديدة بالاعتماد على ذاكرة متوفرة تسمى RAM chip .

V_0 وهي تمثل الـ POWER الذي يغذي الدائرة الداخلية للذاكرة بالفولتية.

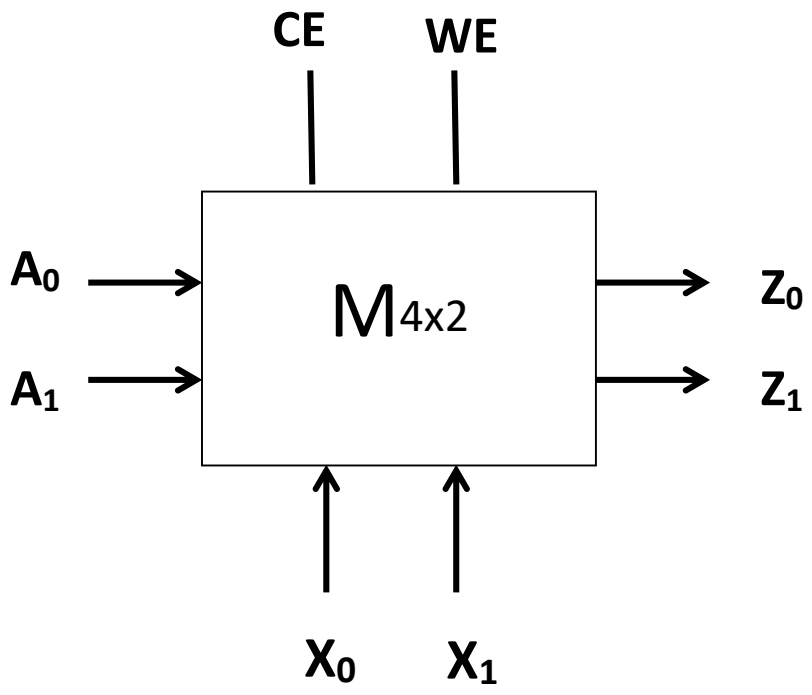
- **Explain the mechanism of reading and writing inside the Dynamic RAM:**

1. نهيء العنوان على الـ Bus Address .
2. نعطي اشارة على chip enable وذلك لتفعيل الـ Decoder والذي بدوره يفعل خط من خطوط الاخراج.

3. ترسل اشارة للقراءة عندما WE=0 حيث ستتم قراءة البيانات في الخلية ثم خروج البيانات من خطوط الاخراج (Z_1 ،Z_0) .

4. ترسل اشارة للكتابة عندما WE=1 حيث ستتم كتابة البيانات في الخلية ثم دخول البيانات من خطوط الادخال (X_1 ،X_0) .

الشكل ادناه يمثل نموذج للتصميم الداخلي لـ RAM 2*4 :



Memory Design Model for 4*2 RAM

لتصميم ذاكرة جديدة بالاعتماد على ذاكرة متوفرة وموجودة تسمى IC RAM عندما N>=n ,

M>=m حيث ان M تمثل عدد الصفوف في الذاكرة الجديدة , m تمثل عدد الصفوف في الـ IC .

وكذلك N تمثل عدد الاعمدة في الذاكرة الجديدة , n تمثل عدد الاعمدة في الـ IC .

<u>النقاط الاساسية لتصميم ذاكرة بالاعتماد على ذاكرة IC :</u>

نستخدم القوانين التالية:

1. P=M/m عدد الصفوف
2. q= N/n عدد الاعمدة
3. IC خطوط العنونة لـ
4. RAM خطوط العنونة لـ

تتكون الذاكرة من مصفوفة ثنائية M*N حيث ان M تمثل عدد الصفوف في الذااكرة RAM والـ N تمثل عدد الاعمدة في الذااكرة RAM . بينما الـ IC يتكون ايضا من مصفوفة ثنائية ولكن m*n حيث ان m تمثل عدد الصفوف في الـ IC والـ n تمثل عدد الاعمدة في الـ IC .

ملاحظة: دائما M >= m وكذلك N>=n .

EX2) Design a 16x4 bit memory using 4x2bit IC then draw structure of anew Ram memory.

SOL.)

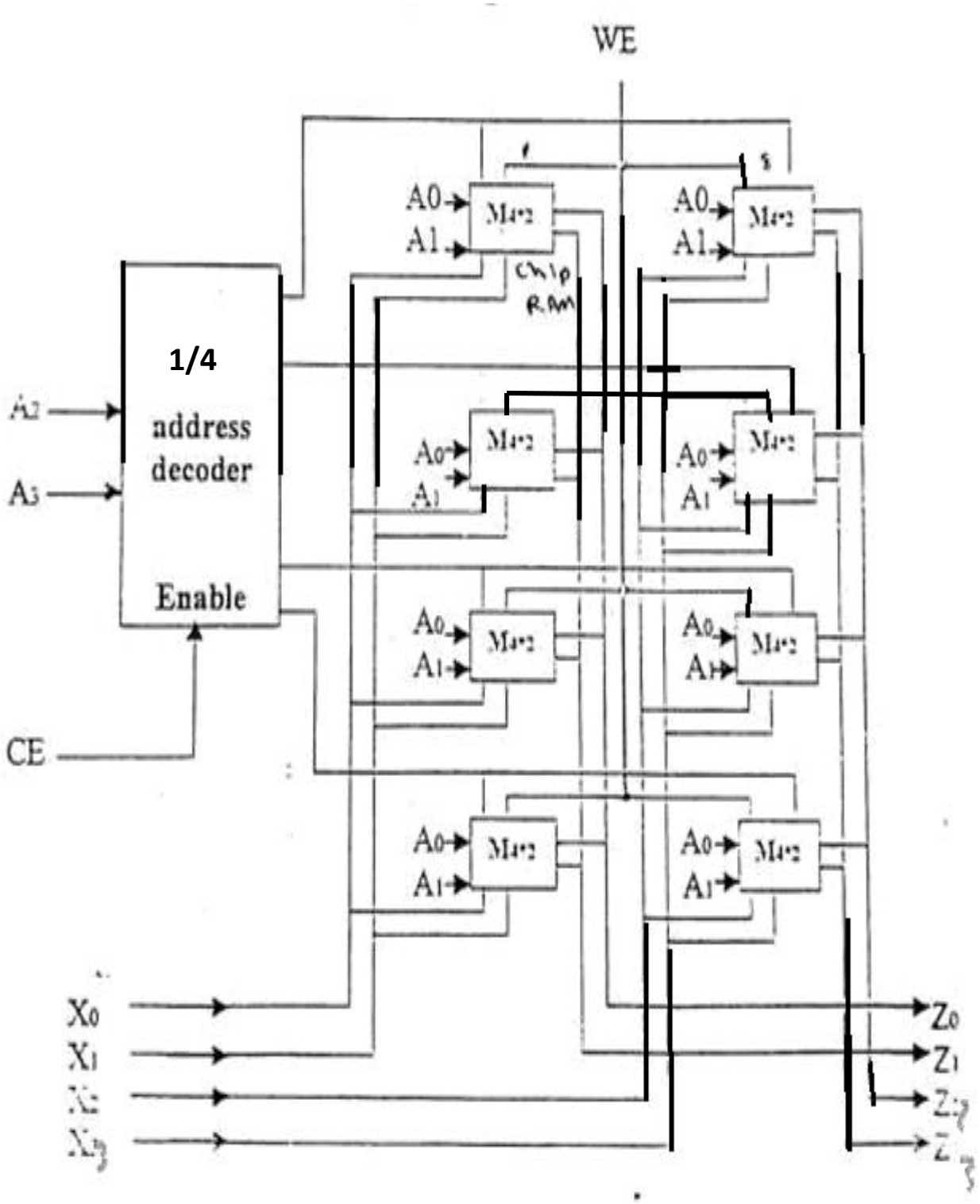
1. P= M/m = 16/4 = 4 Rows

2. q= N/n = 4/2 = 2 Columns

3. IC=m= 4= 2^2 = (A_0 , A_1) address bus

4. RAM = 16= 2^4 = (A_0 , A_1 , A_2 , A_3) address bus

والمخطط التالي يمثل التركيب الداخلي للذاكرة 16x4:



Internal structure of 16x4 bit memory

EX3) Design a 128 x 32 bit DRAM using 32x8 IC then draw structure of anew Ram memory.

SOL.)

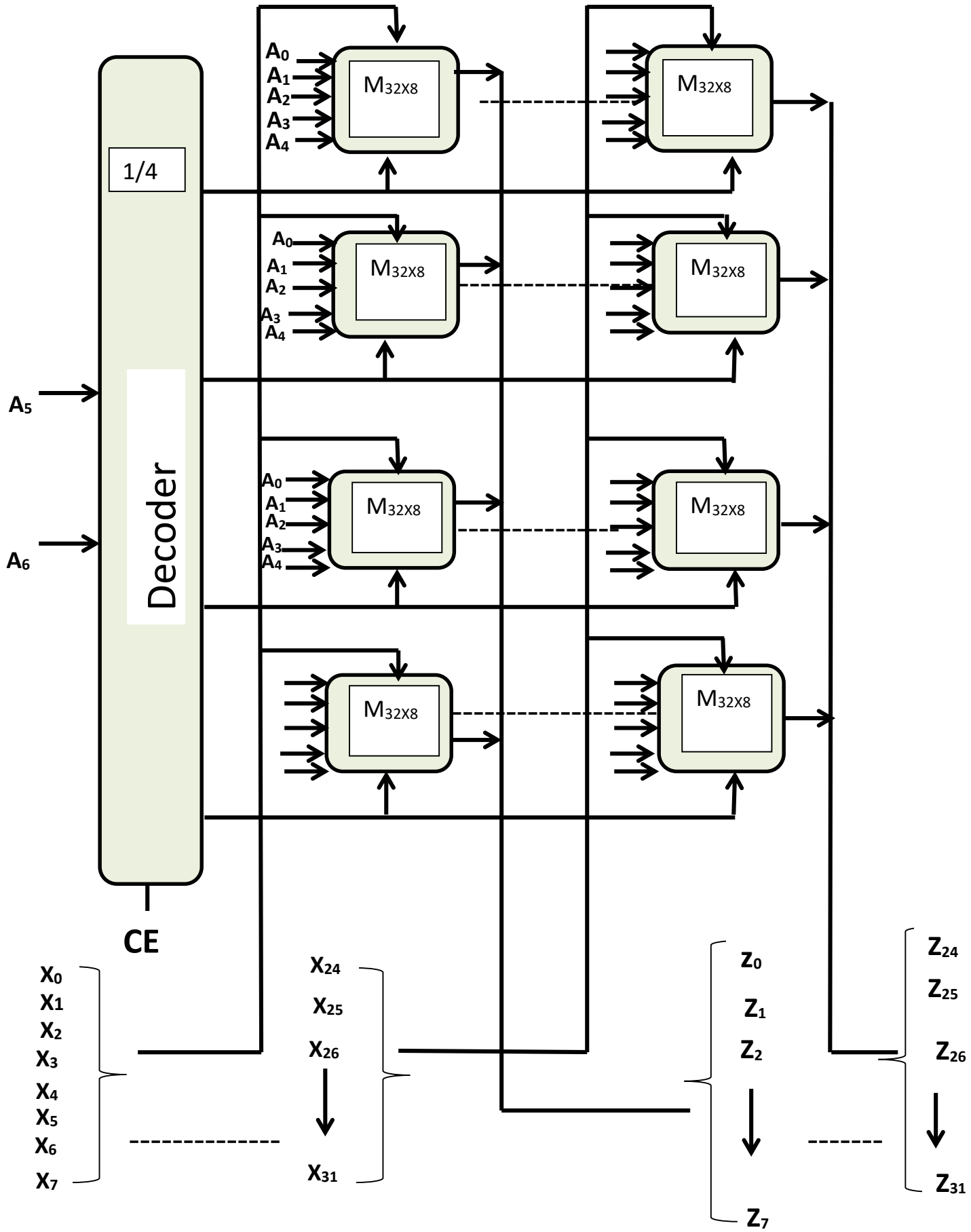
1. P= M/m = 128/32 = 4 Rows

2. q= N/n = 32/8 = 4 Columns

3. IC= m= 32= 2^5 = (A_0 , A_1 , A_2 , A_3 , A_4) address bus

4. RAM=M = 128= 2^7 = (A_0 , A_1 , A_2 , A_3 , A_4 , A_5 , A_6) address bus

والمخطط التالي يمثل التركيب الداخلي للذاكرة 32 x 128:


1/4
Decoder
A5
A6
CE
A0
A1
A2
A3
A4
M32X8
X0
X1
X2
X3
X4
X5
X6
X7
X24
X25
X26
X31
Z0
Z1
Z2
Z7
Z24
Z25
Z26
Z31

EX4) Design a 64 x 8 bit memory using 8x4 IC then draw structure of anew Ram memory.

SOL.)

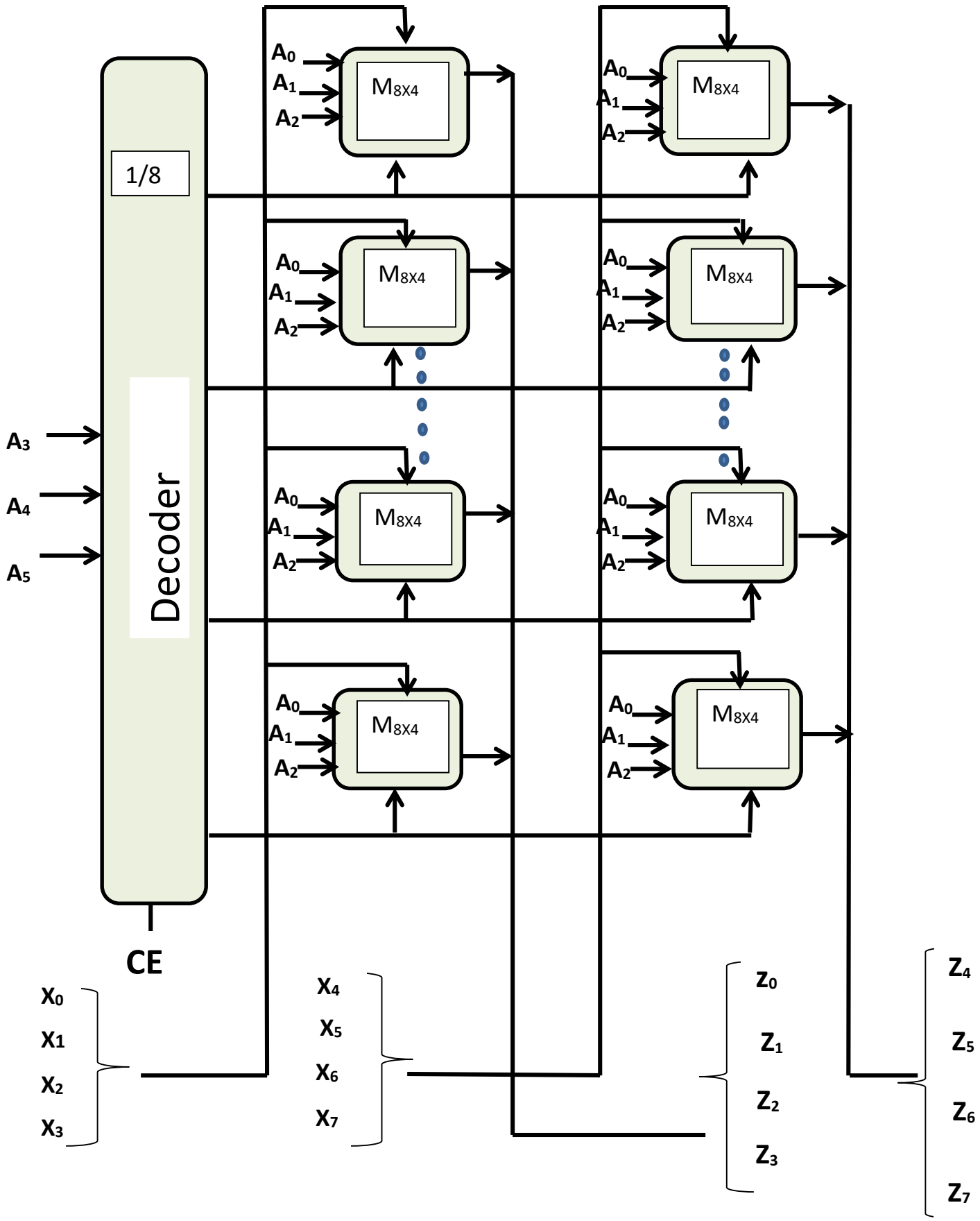
1. P= M/m = 64/8 = 8 Rows

2. q= N/n = 8/4 = 2 Columns

3. IC=m= 8= 2^3= (A_0 , A_1, A_2) address bus

4. RAM=M = 64= 2^6 = (A_0 , A_1 , A_2 , A_3 , A_4 , A_5) address bus

والمخطط التالي يمثل التركيب الداخلي للذاكرة 8 x 64 :


1/8
Decoder
A3
A4
A5
CE
A0
A1
A2
M8X4
X0
X1
X2
X3
X4
X5
X6
X7
Z0
Z1
Z2
Z3
Z4
Z5
Z6
Z7